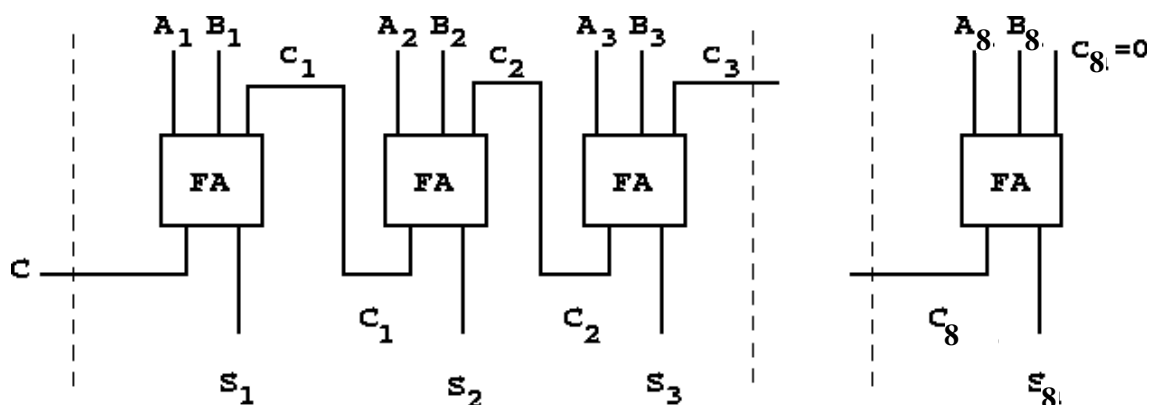


Пример 6. 8- битов суматор

1. Логическа схема на 8-битов суматор:



Фиг.1 8-битов суматор

2. Принцип на действие:

8-битовият суматор е логическа схема, която изчислява сумата на две 8-битови двоични числа. 8-битовият суматор е съставен от 8 пълни суматори. Всеки отделен пълен суматор е отговорен за събирането на две съответни еднобитови числа, които са част от едно 8-битово число, като към тях прибавя и остатъка от предния суматор и така, докато не събере всичките битове на числото.

3. Описание на суматор чрез структурен модел на VHDL. Като компонент се използва 1-битов пълен суматор FA:

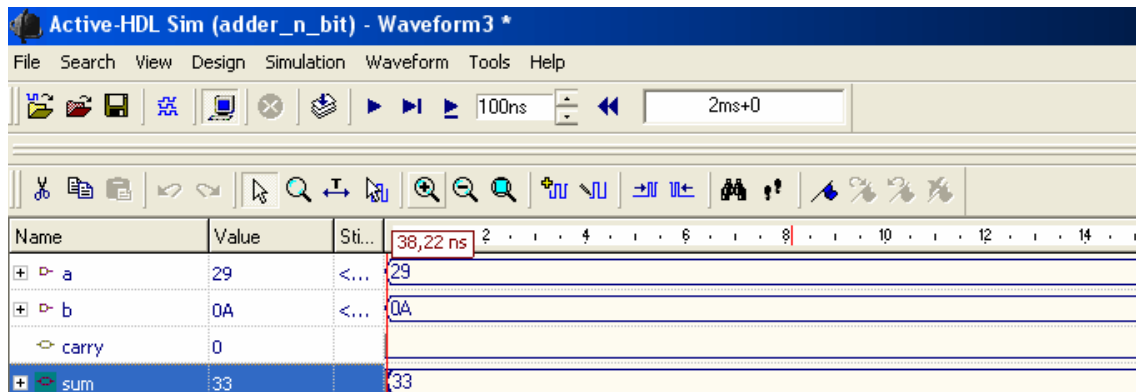
```
library ieee;
use ieee.std_logic_1164.all;
use work.MyNewAdderProject_lib.all;

entity ADD_8_bit is
port ( Cin: in std_logic;
      a,b: in std_logic_vector(7 downto 0);
      S: out std_logic_vector(7 downto 0);
      Cout: out std_logic );
end ADD_8_bit;
architecture structure of ADD_8_bit is
signal t: std_logic_vector (7 downto 0);
constant n: integer:=7;
begin
t(0) <=Cin; Cout <=t(n);
FA_f: for i in 0 to n-1 generate
FA_i: FA port map (t(i), a(i), b(i), S(i), t(i+1));
end generate;
end structure;
```

4. Входни сигнали

| Signal | Type | binary number | decimal | Hexadecimal |
|--------|-------|---------------|---------|-------------|
| A | Value | 101001 | 41 | 29 |
| B | Value | 001010 | 10 | 0A |
| Sum | Value | 110011 | 51 | 33 |

5. Резултати от симулацията:



6. Използвани ресурси върху програмируемата схема CY37256P160-83AC и закъснения от репорт файла:

RESOURCE UTILIZATION (17:11:54)

Information: Macrocell Utilization.

| Description | Used | Max |
|--------------------|------|-----|
| Dedicated Inputs | 1 | 1 |
| Clock/Inputs | 4 | 4 |
| I/O Macrocells | 30 | 128 |
| Buried Macrocells | 47 | 128 |
| PIM Input Connects | 266 | 624 |

348 / 885 = 39 %

| | Required | Max (Available) |
|----------------------------|----------|-----------------|
| CLOCK/LATCH ENABLE signals | 0 | 20 |
| Input REG/LATCH signals | 0 | 133 |
| Input PIN signals | 5 | 5 |
| Input PINs using I/O cells | 10 | 10 |
| Output PIN signals | 8 | 118 |
| | | |
| Total PIN signals | 23 | 133 |
| Macrocells Used | 67 | 256 |
| Unique Product Terms | 944 | 1280 |

Пример 6. 8-битов суматор

Автори: Силвия Петрова, Галя Маринова, 01.02.2010 г.

TIMING PATH ANALYSIS (17:11:54) using Package: cy37256p160-83ac

Messages:

Signal Name | Delay Type | tmax | Path Description

cmb::s(3)[2]
inp::b(3)
---->S_43
tPD 26.0 ns 2 passes

cmb::s(5)[11]
inp::b(3)
---->S_25
tPD 26.0 ns 2 passes

cmb::s(4)[23]
inp::b(3)
---->S_37
tPD 26.0 ns 2 passes

cmb::s(1)[143]
inp::cin
tPD 15.0 ns 1 pass

cmb::s(0)[147]
inp::cin
tPD 15.0 ns 1 pass

cmb::cout[150]
inp::b(3)
---->S_48
tPD 26.0 ns 2 passes

cmb::s(6)[152]
inp::b(3)
---->S_1
tPD 26.0 ns 2 passes

cmb::s(2)[156]
inp::cin
---->S_46
tPD 26.0 ns 2 passes

Worst Case Path Summary

tPD = 26.0 ns for s(3)