2.4.) Пример с размяна на приоритетите в крайния автомат в проект drink2

Нека разгледаме същия пример с единствената разлика – размяна на приоретите на условията 1 и 2.

Тогава финалната диаграма на автомата, създаден с Active-HDL FSM ще изглежда като на фигура 26.



Фигура 26 Финална диаграма с разместени приоритети 1 и 2.

От видоизменената диаграма получаваме следния генериран VHDL код:

```
-- File: C:\Mariya Damyanova\soda machine s HDL FSM\binctr.vhd
-- created: 04/24/09 16:16:13
-- from: 'C:\Mariya Damyanova\soda machine s HDL FSM\binctr.asf'
-- by fsm2hdl - version: 2.0.1.45
___
library IEEE;
use IEEE.std_logic_1164.all;
package binctr_pkg is
     component binctr
     port (reset, get_drink, clk: in std_logic;
          give_drink: inout std_logic;
          empty: inout std_logic) ;
     end component;
end binctr_pkq;
library IEEE;
use IEEE.std_logic_1164.all;
```

library CYPRESS;

```
use CYPRESS.std_arith.all;
use CYPRESS.lpmpkg.all;
entity binctr is
 port (CLK: in STD_LOGIC;
        get_drink: in STD_LOGIC;
        reset: in STD_LOGIC;
        empty: inout STD_LOGIC;
        give_drink: inout STD_LOGIC);
end;
architecture binctr_arch of binctr is
--diagram signal declarations
signal remaining: STD_LOGIC_VECTOR (1 downto 0);
-- SYMBOLIC ENCODED state machine: curstate
type curstate_type is (Idle, No_drink, Start);
signal curstate: curstate_type;
begin
--concurrent signal assignments
--diagram ACTIONS;
curstate_machine: process (CLK, reset)
begin
if reset='1' then
      remaining <="11" ;</pre>
      empty <= '0' ;
      give_drink <='0' ;
      curstate <= Start;</pre>
elsif CLK'event and CLK = '1' then
      case curstate is
            when Idle =>
                   if get_drink='1' then
                         curstate <= Idle;</pre>
                         give_drink <='1';</pre>
                         remaining <= remaining - 1;</pre>
                   elsif remaining = "01" and get_drink = '1' then
                         curstate <= No_drink;</pre>
                         give_drink <='1';</pre>
                         remaining <= remaining - 1;</pre>
                   elsif get_drink='0' then
                         curstate <= Idle;</pre>
                         give_drink <='0' ;</pre>
                   end if;
            when No_drink =>
                   give_drink <= '0' ;
                   empty <= '1' ;
            when Start =>
                   if get_drink = '1' then
                         curstate <= Idle;</pre>
                         give_drink <='1';</pre>
                         remaining <= remaining - 1;</pre>
                   end if;
            when others =>
                   null;
      end case;
end if;
end process;
end binctr_arch;
```

Новият код се различава от оригиналния само по размяната на местата на маркираните в червен и син цвят части, съответстващи на условията, чиито приоритети разменихме.

Стартирайте Galaxy от менюто *Programs -> Cypress -> Warp menu.* Нека името на проекта този път е **drink2**.

5	Project Type	
ulas	Project Name: drink2	
G	Project Path: amyanova\soda machine s HDL FSM\varant2	Browse
	< <u>₿</u> ack. <u>N</u> ext >	Cancel

Фигура 27 Въвеждане на име на проекта.

След това добавяме новия **binctr.vhd** файл към новия проект и го компилираме, като получаваме резултат от успешна компилация като на фигура 28.

🖁 drink2 [Device - CY37256P16	0-83AC] - Galaxy	- [binctr.VHD]
Eile Edit View Format Project	<u>Compile</u> <u>T</u> emplates	Bookmarks Tools <u>W</u> indow <u>H</u> elp
	 M % % (#	∉ E X + + 9 % ¥ 6 7 10 0 %
Source Files - Project: drink	59 60 61 62 63 64 65 66 67 68 69 70 71 72 73 74 75 76	<pre>curstate <= Idle; give_drink <='1'; remaining <= remaining - 1; elsif remaining = "01" and get_drink = '1' then curstate <= No_drink; give_drink <='1'; remaining <= remaining - 1; elsif get_drink='0' bhen curstate <= Idle; give_drink <='0'; end if; when No_drink => give_drink <= '0'; empty <= '1'; when Start => if get_drink = '1' then curstate <= Idle; give_drink <='1';</pre>
•	177	remaining <= remaining - 1;
So A H D Ou	binctr.VHD	
Compilation successfu	1.	

3	tempiliation baccebular.
and the second se	genvhdl -s 1164_VHDL -i "binctr.VHD"
and the second s	Running: disasm -v -f -lstd_logic binctr
and the second	genvhdl completed
1	Done

Фигура 28 Успешна компилация.

🙆 Active-HDL Sim (binctr) - Waveform2
<u></u>
※ № @ ∽ ∽ ┣ Q ∓ ₪ Q Q Q ºu vu ᠴ ℡ 桷 ؛ ▲ % % %
Name Value Sti 1 20 1 40 1 60 1 80 1 100 1 120 1 140 1 160 1 180 1 200 1 220 1 240 1 260 1 280 1
🕱 waveform2 /
 Design: 16:37, 24 Àïšèë 2009 ă. Design: Opening design "C:\Mariya Damyanova\soda machine s HDL FSM\varant2\vhd\binctr\binctr.ad Compilation with file reorder File: C:\Mariya Damyanova\soda machine s HDL FSM\varant2\vhd\binctr.vhd Compile Entity "binctr"

Compile Architecture "DSMB" of Entity "binctr"
 Top-Level unit detected

Фигура 29 Първоначалният прозорец Active-HDL Sim за новия binctr.vhd

- "	Value	Sti	1 2) 4/) () (8 <u>0</u> i	100 i	120	ı 140	ı 160	180 ı	200 1	220 1	240 1	260	280	1 3
P- clk																		
P aet drink																		
· empty																		
🗢 give_drink																		

Design: 16:37, 24 Àiôèë 2009 ă.
 Design: Opening design "C:\Mariya Damyanova\soda machine s HDL FSM\varant2\vhd\binctr\binctr.adf'
 Compilation with file reorder...
 File: C:\Mariya Damyanova\soda machine s HDL FSM\varant2\vhd\binctr.vhd
 Compile Entity "binctr"
 Compile Architecture "DSMB" of Entity "binctr"
 Top-Level unit detected

Фигура 30 Дефиниране на входни източници и сигнали за изчертаване за изчертаване върху времедиаграмата

Добавяме входните източници и сигналите за изчертаване и задаваме същите стойности на входните източници като в предния пример.

Накрая стартираме симулацията.

Eile Sea <u>r</u> ch ⊻iew	n (binctr) - Design Simul	Waveform Iools Help Image: Second
% @ ₪ ₩		
Name	Value	Sti 1 200 1 400 1 600 1 80 800 ns 000 1 1200 1 1400 1 160
r- clk	1	
P- reset	0	Fo
P- get_drink	1	Fo
🗢 empty	0	
🗢 give_drink	0	
🕱 waveform2 /		
 ELAB2: E1: ELAB2: E1: ELAB2: E1: KERNEL: Ki 16:48, 24 Simulatio: Selected KERNEL: si 	aboration aboration ernel pro Àïðèë 20 n has bee Top-Level topped at	final pass final pass complete - time: 0.0 [s]. cess initialization done. 09 ã. n initialized : binctr (DSMB) time: 2 ms

Фиг. 31 Резултат от симулацията с разменени приоритети в проекта drink2.

Анализът на резултата от симулацията показва, че поведението на симулацията не отговаря на зададения модел.

Машината дава три напитки в отговор на първите три заявки за питиета. На четвъртата заявка за питие, машината не трябва да даде питие, докато резервоарите не бъдат попълнени, т.е. докато **reset** не премине от `0` в `1`.

Освен това сигналът **empty** не се покачва, когато две от напитките в отделението вече липсват.

<u>Извод</u>: Приоритетите на условията са от значение, не е все едно как подреждаме условията. Поставянето на приоритети е от съществено значение за правилното функциониране на схемата.