Пример 1: Ротация на 8-битов вектор с използване на оператора CASE Автори: Мария Дамянова, Галя Маринова, 20.09.2009 г.

1.2. Симулиране на поведението на проекта MyCase в симулатора Active-HDL Sim

1.2.1 Стартиране на симулатора Active-HDL Sim

=> Стартирайте симулатора Active-HDL Sim като изберете **Tools -> Active-HDL Sim**.



Фигура 9 Избиране на Tools -> Active-HDL Sim

=> Отворете файла mycase.vhd file като изберете File -> Open VHDL и потърсите папка your name/my case

=> Hatuchete mycase.vhd. Hatuchete OK.

1.2.2 Задаване на входните източници и сигналите за изчертаване върху времедиаграмата

=> Изберете Waveform -> Add Signals.

=> Натиснете два пъти следните сигнали, за да ги добавите към Вашата нова времедиаграма в следната последователност: **s**, **i**, **o**.

⇒ Натиснете Add.

Забележка – Сигналите в лявата част на диалоговия прозорец Add Signals dialog box ще са различни в зависимост от избраните фамилия схеми и конкретна схема.

1.2.3 Задаване на параметрите на източниците (Stimulus Signal)

Трябва да зададете параметрите на входните сигнали: s, i.

Нагласете сигнала i, така че нулевият бит да има стойност 1, а останалите седем бита - 0.

=> Изберете сигнала і в лявата част на прозореца waveform.

=> Задръжте бутона Ctrl, докато избирате і.

=> Натиснете с десен бутон и изберете опцията Stimulators.

=> Натиснете і в рамката Signals frame.

=> Изберете "Value" като Stimulator type от менюто.

ngnais.		Sumulator type.	_	Guengui.	
✓ s ✓ s(0) ✓ s(1) ✓ s(2) ✓ i	Formula Clock Clock Clock Clock <= 10	Force value:	•	Tovende	
4	<= 10				

Фигура 10 Дефиниция на сигнала і като стойност (value).

След това дефинирайте и сигнала **s**, използвайки като Stimulator type: **Formula**, за да дефинирате сигнала като таблица. Нека първият бит има стойност 4x, вторият бит – 2x, а третият бит –x.

Signals:		Stimulator type:	Strength:
Name	Туре	Formula	Override
▼ s(0) ▼ s(1) ▼ s(2) ▼ i	Clock Clock Clock <= 10	Enter formula: "000" 0 us , "001" Accept Active-C format.	10 us AD

Фигура 11 Дефиниция на сигнала s.

Изберете също и изходния сигнал **о**, както е показано на фигура 12. => Натиснете бутона **Арріу**.

nynais.	T	Stinuator type.	Suengui.	1.172
▼ s ▼ s(0) ▼ s(1) ▼ s(2) ▼ i	Formula Clock Clock Clock Clock <= 10			
•				

Фигура 12 Всички входни източници са дефинирани.

1.2.4 Стартиране на симулацията

=> За да симулирате проекта, натиснете менюто до полето 100ns на лентата с инструменти и натиснете бутона **Run For**.

Забележка – За да реинициализирате симулацията, натиснете бутона Restart Simulation на лентата с инструменти или го изберете от менюто Simulation -> Restart Simulation и изберете Waveforms -> Clear all Waveforms.

Забележка – Може да искате да промените резолюцията на монитора, за да вместите всички дейности по функциите на един екран. Изберете View -> Zoom -> Out.

	2 🖓 🛛 🕅 🖓 🖸	$\downarrow \rightarrow [3$	l C		۱ ۳۳		nt Ma	1 1 /	A 76]	16 76									
Name	Value	Sti		1.1.1.4	2 . 1 . 3	4 .	1 - 5 - 1 -	6 - 1 - 7		9 .	r × 10 - r	- 11	12 1 13	1. 14	i 15 i	16 1	17 1 18	1 - 19	i 2,0 i
- 19 s	2	Fo	(0)(1)(2)(3)(4)(5)(6	X7	<u>)</u> (0	X1	<u>)</u> (2)(3)(4)(5)(6)(7	χ0
₽- s(0)	0	Clock			- Contraction of the second														
₽- s(1)	1	Clock									Ĺ								
₽- s(2)	0	Clock																	
3 P 1	80	<	(80																
₽- i(0)	1		-																
^{D-} i(1)	0																		
P- (2)	0																		
- 1(4)	U																		
□- i(3)	0																		
□- i(3) □- i(4)	0																		
i(2) □- i(3) □- i(4) □- i(5)	0 0 0 0																		
- i(2) P i(3) P i(4) P i(5) P i(6)	0 0 0 0 0																		
- i(2) - i(3) - i(4) - i(5) - i(6) - i(7)	0 0 0 0 0																		
- (c) - (3) - (4) - (5) - (6) - (7) - 0	0 0 0 0 0 0 0 02			X01	X02	<u>X04</u>	X08	<u>χ10</u>)(20	X40	X80	X01	X02	X04)(20	X40	X80
- (<) - (3) - (4) - (5) - (6) - (6) - (7) - (7) - o - o(0)	0 0 0 0 0 0 0 02 0		[(80	X01	X02	<u>X</u> 04	X08	<u>X10</u>	<u>)(</u> 20	<u>) (40</u>	X80	<u>X01</u>	X02	X04	<u>)(08</u>	<u>)(10</u>	<u>)(20</u>	X40	<u>)(80</u>
$\begin{array}{c} - & (-) \\ \hline & (3) \\ \hline & (3) \\ \hline & (3) \\ \hline & (4) \\ \hline & (5) \\ \hline & (5) \\ \hline & (6) \\ \hline & (6) \\ \hline & (7) \\ \hline \\ \hline & (0) \\ \hline \\ \hline & (0) \\ \hline \\ \hline \\ & (0) \\ \hline \end{array}$	0 0 0 0 0 0 0 0 0 0 0		(80	X01	<u> X02</u>	<u>X04</u>	X08	<u>X10</u>	X20	X40		<u>X01</u>	X02	<u>X04</u>	<u>X08</u>	<u>) (10</u>)(20	X40	X80
- (c) - (3) - (4) - (5) - (6) - (6) - (7) - 0 - 0 - 0(0) - 0(1) - 0(2)	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		80 1 1	X01	<u>X02</u>	<u>X04</u>	X08	<u>X10</u>	X20	X40	X80 	X01	X02	Х04	<u>X08</u>	χ10	X20	χ40	X80
- (c) ▷ (3) ▷ (4) ▷ (6) ▷ (6) ▷ (7) □ ○ 0 ○ 0(0) ○ 0(1) ○ 0(2) ○ 0(3)	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0			<u>X01</u>	X02	<u>X04</u>	X08		 	X40		(01	χο2	X04	<u>(08</u>	X10		X40	X80
- (x) P ((3) P (4) P ((6) P ((6) P ((7) - (7) - (7	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0			X01	<u>X02</u>	<u>X</u> 04) X20	X40	X80 	(01	<u>)(02</u>	X04	X08	X10)(20	X40	X80
$\begin{array}{c} - & (c) \\ P & (3) \\ P & (4) \\ P & (5) \\ P & (6) \\ P & (6) \\ P & (7) \\$	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0				<u>X02</u>	X04	X08	<u></u>	X20	X40	X80	X01	X02	X04		<u></u>) (20	<u>χ40</u>	
$\begin{array}{c} - & (c) \\ P & (3) \\ P & (6) \\ P & (6) \\ P & (6) \\ P & (7) \\ P & (6) \\$	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0			X01	χο2	X04	X08	X10	X20	X40	X80 	X01	X02	X04		 	 	χ40 	X80

Резултатите трябва да изглеждат подобно на фигура 14:

Фигура 14 Времедиаграма с резултати от симулатора Active-HDL Sim за проекта MyCase

Резултатите за входния вектор **i=10000000** са представени в Таблица 1.

s	0
000	1000000
001	0000001
010	0000010
011	00000100
100	00001000
101	00010000
110	00100000
111	0100000

Таблица 1. Таблица с резултатите за изходния вектор i=10000000

Заключение: След като сравним резултатите от симулацията със зададената спецификация, установяваме, че те съвпадат. Само първият бит на i има стойност 1. На останалите е присвоена стойност 0. В зависимост от това каква стойност има контролиращият вектор s, стойността на битовете на i се присвоява на о в различен ред. Като резултат се получава ротация на битовете на вектора о – битът със стойност 1 се измества на всеки ред с една стъпка наляво.