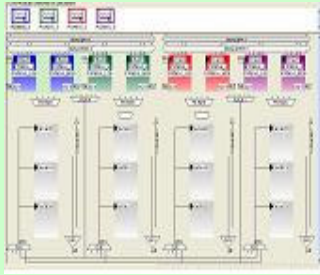


Програма PSoC Designer на CYPRESS



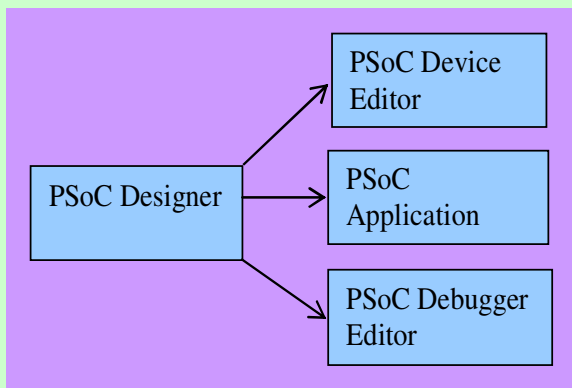
PSoC Designer е програма - софтуерен интерфейс за програмиране и конфигуриране на аналоговите и цифрови периферни функции в микроконтролерно ядро.

PSoC Designer оперира с три фамилии устройства:

- CY8C2xxxx , наречена за по-кратко **PSoC1** с CPU M8C
- CY8C3xxxx , наречена за по-кратко **PSoC3** с CPU 8051
- CY8C5xxxx , наречена за по-кратко **PSoC5** с CPU ARM Cortex M3.

В софтуерния интерфейс може да се избера и разположат потребителски модули, да се напише код на C и асемблер, да се добавя и да се програмира проект върху програмируем чип. Когато се използва със съответния хардуер, тази динамична хардуерно-софтуерна комбинация позволява потребителите да тестват проекта и в хардуерна среда (Pod) докато се наблюдава и дебъгват дейността на устройството и на софтуерната среда. След като свършат дебъгването и програмирането, може да се свърже Pod схема. Структурата на PSoC Designer е представена на фиг.1.

Модулът PSoC Device Editor включва блокове с аналогови и цифрови функции, които се програмират в периферията на микроконтролера.



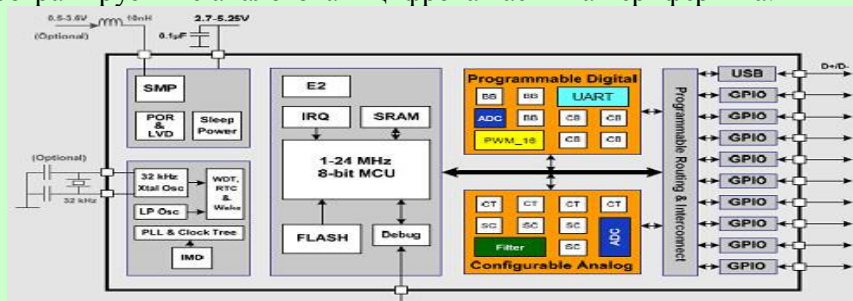
Модулът PSoC Designer Editor е вграден компилатор на C и асемблер.

Модулът ICE (In-Circuit Emulator) позволява свързване и зареждане на проект в ICE, за да се добави функционалност и да се програмира.

Модулът PSoC Designer Debugger позволява схемна симулация за тестване на проекти в хардуерна среда и визуализация и корекция на действието му в софтуерна среда.

Фиг.1. Структура на PSoC Designer

След емулирането се програмира чипа. Чиповете са препрограмируеми поради наличието на програмна Flash памет. Компилаторът на C включва подмножество на езика C за микроконтролера M8C на PSoC. M8C е 8-битово високоскоростно микропроцесорно ядро, което заема малка площ. Включено е в серията 8C2, и изпълнява 8 битови функции. На фиг.2 е представена структурата на потребителския модул (програмируем чип) на PSoC Designer, който включва микроконтролерното ядро и програмируемите аналогова и цифрова части на периферията.



Фиг. 2. Структура на програмируемия чип

Литература:

[1] <http://www.cypress.com>

[2] <http://www.avnet-israel.co.il/download/downloadPresentations/Tech%20Trends/Cypress/Cypress%20psoc.pdf>